

# Implementasi MLPDS $\frac{1}{2} \lambda$ pada ATmega 8535 untuk Aplikasi Inverter 5-Tingkat

Yoga Ivandra Raharjo<sup>1)</sup>, L. Heru Pratomo<sup>2)</sup>

Prog.Di Teknik Elektro-Fakultas Teknik Universitas Katolik Soegijapranata

Jl. Pawiyatan Luhur IV/1 Bendan Dhuwur, Semarang, Indonesia.

ivandra.yoga@yahoo.com

**Abstract**— In this paper has been investigated a Digital Sinusoidal Pulse Width Modulation (DSPWM)  $\frac{1}{2} \lambda$  algorithm for 5-level inverter application. The Power Simulator software was used to generate the DSPWM  $\frac{1}{2} \lambda$ . The simulation DSPWM  $\frac{1}{2} \lambda$  implemented using microcontroller ATmega 8535. Finally, the simulation and implementation are conducted in a laboratory test, a 5-level inverter always work well and generate 5-level output voltage. The Total Harmonic Distortion (THD) voltage was 2% and the DSPWM  $\frac{1}{2} \lambda$  algorithm was required a half memory of the DSPWM  $1 \lambda$  algorithm.

**Keywords**— DSPWM  $\frac{1}{2} \lambda$  algorithm, ATmega 8535, 5-level inverter.

**Intisari**— Pada paper ini dibahas tentang algoritma modulasi lebar pulsa digital sinusoidal (MLPDS)  $\frac{1}{2} \lambda$  untuk aplikasi inverter 5-tingkat. Perangkat lunak Power Simulator digunakan untuk menghasilkan MLPDS  $\frac{1}{2} \lambda$ . Hasil simulasi MLPDS  $\frac{1}{2} \lambda$  ini kemudian diimplementasi dengan menggunakan mikrokontroler ATmega 8535. Dari hasil simulasi dan pengujian di laboratorium, inverter 5-tingkat mampu beroperasi dengan baik dan menghasilkan 5-tingkat tegangan keluaran. Total Harmonic Distortion (THD) tegangan sebesar 2% dan algoritma MLPDS  $\frac{1}{2} \lambda$  membutuhkan memori setengah dari algoritma MLPDS  $1 \lambda$ .

**Kata kunci**— Algoritma MLPDS  $\frac{1}{2} \lambda$ , ATmega 8535, inverter 5-tingkat.

## I. PENDAHULUAN

Kebutuhan energi listrik telah menjadi sebuah kebutuhan pokok bagi kehidupan manusia. Sekarang ini, sumber energi fosil masih menjadi sumber utama bagi pembangkit energi listrik. Namun, semakin berkurangnya ketersediaan sumber daya tersebut akan meningkatkan kesadaran manusia untuk mencari energi alternatif misal: tenaga surya. Listrik tenaga surya membutuhkan inverter yang berkinerja baik, misal: Total Harmonic Distortion (THD) tegangan rendah [1,2]. Untuk aplikasi ini inverter tipe *H-Bridge* memiliki keterbatasan terkait kandungan THD tegangan yang tinggi, sehingga dikembangkan *multilevel inverter* [1-4]. *Multilevel inverter* untuk aplikasi tenaga surya berkembang sangat pesat dan banyak diminati, baik untuk aplikasi mandiri ataupun terkoneksi dengan *grid* [4, 5, 6].

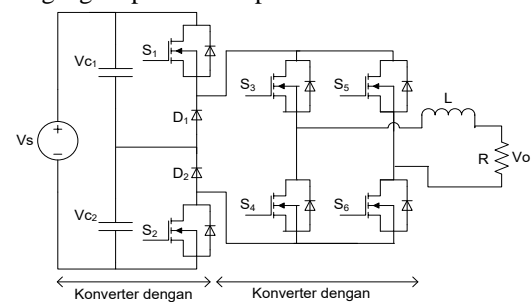
Salah satu *multilevel inverter* yang dikembangkan adalah jenis 5-tingkat yang terdiri dari enam buah saklar daya aktif dan dua buah saklar daya pasif [7]. Inverter tipe ini terbukti dapat menyeimbangkan tegangan kapasitor secara otomatis dengan memanfaatkan teknik modulasi lebar pulsa sinusoidal (MLPS) tergeser  $180^\circ$  [7]. Sekarang

ini, inverter banyak diimplementasi menggunakan sistem digital [6-10], baik dengan mikrokontroler atau Digital Signal Processor (DSP). Pada aplikasi digital ini biasanya membutuhkan algoritma yang sulit, karena teknik modulasi diimplementasi di dalamnya. Pada sisi yang lain akan membutuhkan memori yang sangat besar dan mikrokontroler atau DSP yang canggih [8-10], tetapi dapat diatasi dengan menggunakan mikrokontroler ATmega 8535 dan algoritma MLPDS  $\frac{1}{2} \lambda$  agar dapat mengurangi penggunaan memori pada mikrokontroler.

Algoritma MLPDS  $\frac{1}{2} \lambda$  diusulkan dan telah diteliti. Suatu simulasi kendali inverter 5-tingkat dilakukan dengan menggunakan perangkat lunak *power simulator*. Hasil simulasi akan menghasilkan file antara lain: *.txt* yang berisi parameter simulasi dan hasil keluaran sinyal kendali. Jika sinyal kendali yang diinginkan adalah MLPDS, maka data ini dapat disimpan dalam memori pada mikrokontroler. Data ini akan dialamati dan digunakan secara langsung untuk menggerakkan saklar daya pada inverter 5-tingkat. Untuk menghemat data pada memori diusulkan algoritma MLPDS  $\frac{1}{2} \lambda$ , sehingga sistem dapat diimplementasi pada memori yang kecil seperti mikrokontroler jenis ATmega 8535 dan struktur program yang sederhana.

## II. METODOLOGI PENELITIAN

Inverter 5-tingkat yang dipilih terdiri dari enam buah saklar daya aktif, dua buah saklar daya pasif dan dua buah kapasitor [7], seperti terlihat pada Gambar 1. Inverter 5-tingkat tipe ini terdiri dari konverter penghasil tingkat dengan frekuensi pensaklaran tinggi dan konverter penghasil polaritas dengan frekuensi pensaklaran rendah. Konverter penghasil tingkat membutuhkan saklar daya dengan kemampuan frekuensi pensaklaran yang tinggi, sedang konverter penghasil polaritas dapat digunakan saklar elektronik dengan frekuensi pensaklaran rendah (50 Hz). Konverter frekuensi tinggi akan menghasilkan tiga level tegangan pada siklus positif.



Gambar 1. Rangkaian daya inverter 5-tingkat

Rangkaian daya *inverter* 5-tingkat seperti pada Gambar 1 memiliki fungsi pensaklaran pada siklus positif dan negatif seperti pada Tabel 1.

TABEL I. FUNGSI PENSAKLARAN

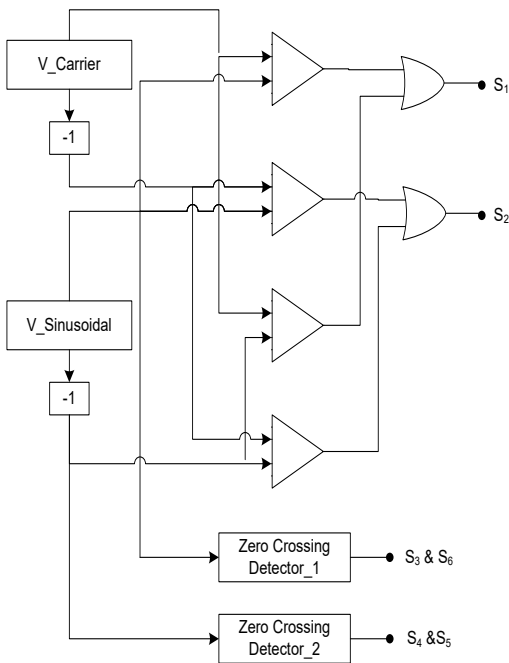
S <sub>1</sub>	S <sub>2</sub>	S <sub>3</sub>	S <sub>4</sub>	S <sub>5</sub>	S <sub>6</sub>	D <sub>1</sub>	D <sub>2</sub>	V <sub>o</sub>
1	1	1	0	0	1	0	0	V <sub>s</sub>
1	0	1	0	0	1	0	1	V <sub>s</sub> /2
0	1	1	0	0	1	1	0	V <sub>s</sub> /2
0	0	1	0	0	1	1	1	0
0	0	0	1	1	0	1	1	0
0	1	0	1	1	0	1	0	-V <sub>s</sub> /2
1	0	0	1	1	0	0	1	-V <sub>s</sub> /2
1	1	0	1	1	0	0	0	-V <sub>s</sub>

Keterangan;

1 : Saklar Konduksi

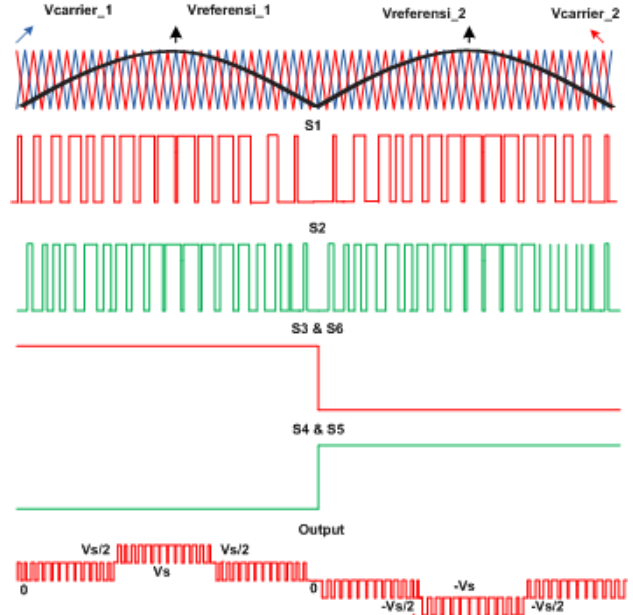
0 : Saklar Tidak Konduksi

Dari fungsi pensaklaran pada Tabel 1, dapat dibuat suatu skema kendali berdasarkan keseimbangan tegangan di kapasitor [7] seperti terlihat pada Gambar 2.



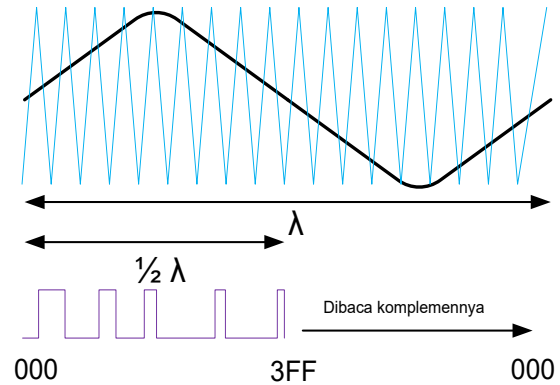
Gambar 2. Skema kendali

Pola pembangkitan MLPDS pada satu siklus gelombang penuh 50 Hz terlihat seperti pada Gambar 3. Sinyal *referensi* (Vref) berbentuk harga mutlak sinusoidal dibandingkan dengan sinyal pembawa atau *carrier* (Vcar). Hasil komparasi dari kedua sinyal akan menghasilkan pola pensaklaran yang dikenal dengan MLPDS 1 λ.



Gambar 3. Pola pensaklaran

Data MLPDS 1/2 λ didapatkan dari simulasi *software power simulator*. Algoritma MLPDS 1/2 λ dapat diturunkan dari suatu sinyal penuh sebanyak dua kali sinyal 1/2 λ yang dibaca secara terbalik seperti terlihat pada Gambar 4. Dengan metode ini data MLPDS yang digunakan setengah dari data MLPDS penuh.



Gambar 4. Ilustrasi sampling 1/2 λ

Berikut ini proses pengaturan *time step* (Ts) pada simulasi *power simulator* untuk mendapatkan data MLPDS 1/2 λ dengan persamaan :

$$T_s = 1 / (\text{frek} \times 1024 \text{ bit} \times \sum \lambda) \tag{1}$$

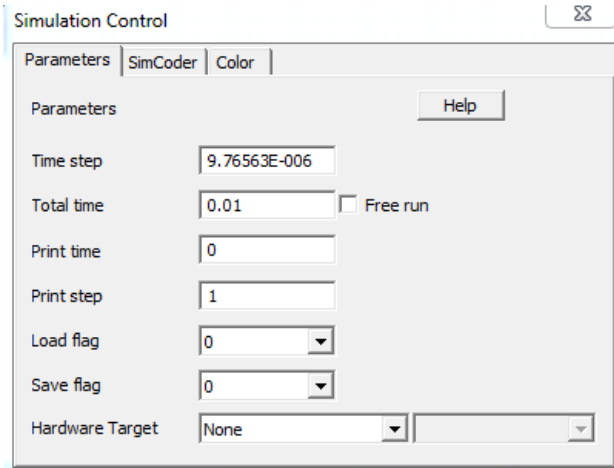
Pada 1 λ atau satu gelombang memiliki frekuensi 50 Hz, agar mendapatkan nilai dari sampling 1/2 λ diperlukan pengaturan *total time* di simulasi, sehingga:

$$T = 1 / \text{frekuensi} \tag{2}$$

Dimana ;

$$\frac{1}{2} \lambda = \frac{1}{2} T \tag{3}$$

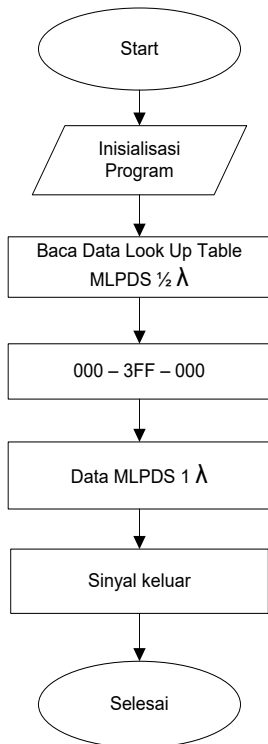
Hasil persamaan (1) digunakan untuk akuisisi data pada *time step* dan persamaan (3) untuk sampling 1/2 λ pada *total time* seperti terlihat pada Gambar 5.



Gambar 5. Akuisisi data pada power simulator

Algoritma MLPDS diimplementasi menggunakan mikrokontroler ATmega 8535 dengan bahasa C yaitu program kompailer Code Vision AVR (CVAVR). Hasil simulasi melalui power simulator didapatkan data sebanyak 1024 data yang akan dikonversi ke microsoft excel. Data akuisisi excel sebanyak 1024 data akan dimasukkan ke dalam look up table menggunakan bahasa C di CVAVR. Data MLPDS  $\frac{1}{2} \lambda$  akan dibangkitkan dengan mengambil data look up table dari memori mikrokontroler.

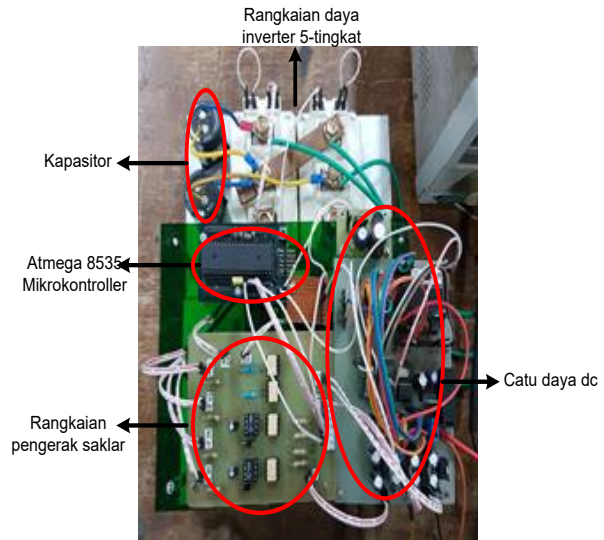
Data MLPDS  $\frac{1}{2} \lambda$  yang dimasukkan kedalam program yaitu sebanyak 1024 data dalam rentang  $\frac{1}{2} \lambda$  ( $\frac{1}{2} \lambda = 1024$  data). Sehingga untuk membentuk 1 gelombang penuh atau 1  $\lambda$  dibutuhkan 1024 data x 2 = 2048 data. Data MLPDS  $\frac{1}{2} \lambda$  akan dialamati dengan pembacaan naik dan turun selama satu perioda penuh seperti flowchart Gambar 6.



Gambar 6. Flowchart pemrograman

### III. HASIL DAN ANALISIS

Gambar 8 menunjukkan implementasi inverter 5-tingkat menggunakan mikrokontroler ATmega 8535.



Gambar 7. Purwarupa perangkat keras

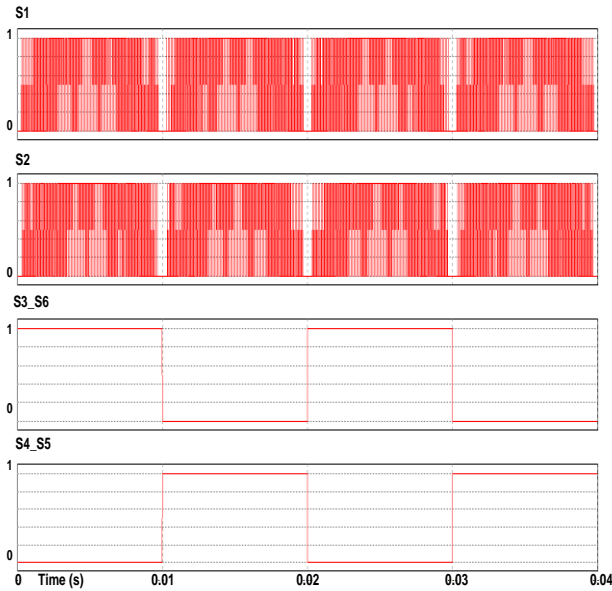
#### A. Hasil Simulasi

Rangkaian inverter 5-tingkat telah diujicoba melalui simulasi menggunakan perangkat lunak power simulator. Dari simulasi didapatkan data look up table (MLPDS) masing-masing saklar. Data MLPDS kemudian diimplementasi menggunakan mikrokontroler ATmega 8535. Hasil simulasi digunakan sebagai acuan pada implementasi perangkat keras. Berikut ini adalah parameter simulasi seperti pada Tabel 2.

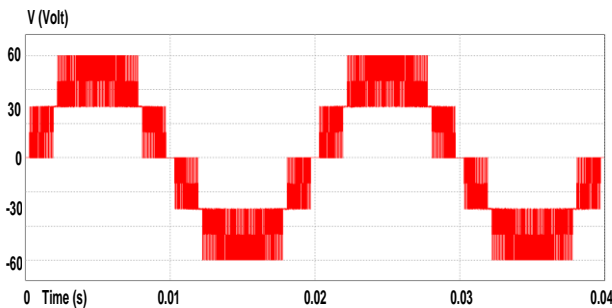
TABEL II. PARAMETER SIMULASI

Parameter	Nilai
Tegangan dc	60 V
Tapis Induktor	1 mH
Kapasitor di inverter	220 uF
Beban resistif	40 Ohm
Frekuensi pensaklaran	10 KHz
Time step	9.76563E-006

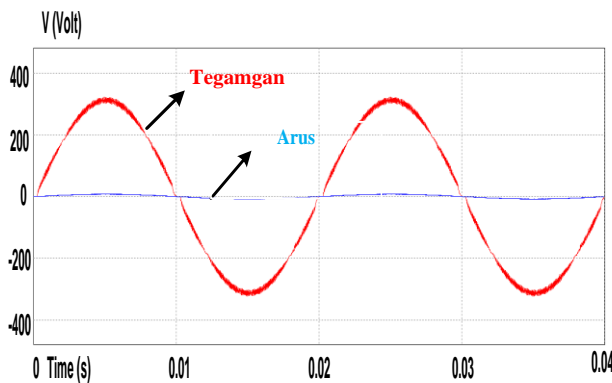
Dari ujicoba simulasi sesuai dengan parameter Tabel 2, didapatkan hasil pensaklaran MLPS seperti terlihat pada Gambar 8, untuk frekuensi tinggi: saklar daya  $S_1$  dan  $S_2$ , untuk konverter frekuensi 50 Hz: saklar daya  $S_3$ - $S_6$  dan  $S_4$ - $S_5$ . Gambar 9 menunjukkan bahwa inverter mampu beroperasi pada 5-tingkat yaitu: +60V, +30V, 0, -30V, dan -60V. Pada aplikasi ini akan digunakan sesuai dengan standar kelistrikan milik PT. PLN yaitu 220 Vrms 50 Hz terlihat pada Gambar 10.



Gambar 8. MLPDS untuk S<sub>1</sub>, S<sub>2</sub>, S<sub>3</sub>-S<sub>6</sub> dan S<sub>4</sub>-S<sub>5</sub>



Gambar 9. Tegangan keluaran *inverter*



Gambar 10. Tegangan keluaran sesuai standar PT. PLN

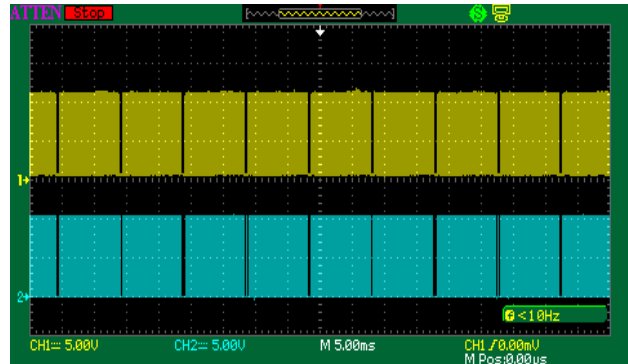
**B. Pengujian Laboratorium**

Dari hasil simulasi kemudian dilakukan implementasi perangkat keras di laboratorium dengan menggunakan parameter seperti pada Tabel 3. Pada implementasi ini menggunakan mikrokontroler ATmega 8535 metode MLPDS  $\frac{1}{2} \lambda$  dan data *look up table* sebanyak 1024 yang diperoleh dari simulasi *power simulator* dan dikonversi ke *microsoft excel*.

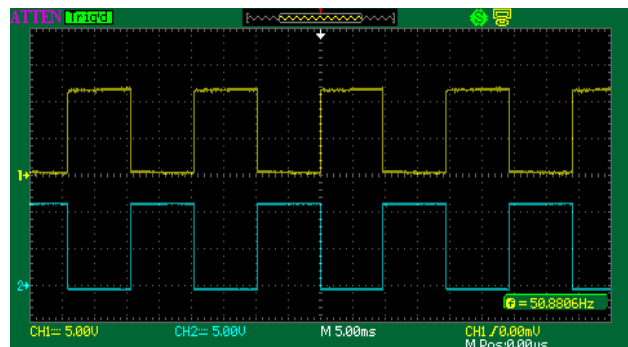
TABEL III. PARAMETER IMPLEMENTASI PERANGKAT KERAS

Parameter	Nilai
Tegangan dc	60 V
Kapasitor	220 uF
Daya beban	500 Watt
Frekuensi pensaklaran	10 KHz

Gambar 11 adalah MLPDS pada saklar daya S<sub>1</sub> dan S<sub>2</sub> pada frekuensi tinggi. Gambar 12 adalah pola pensaklaran pembentuk gelombang ac frekuensi 50 Hz pada saklar daya S<sub>3</sub>-S<sub>6</sub> dan S<sub>4</sub>-S<sub>5</sub>.

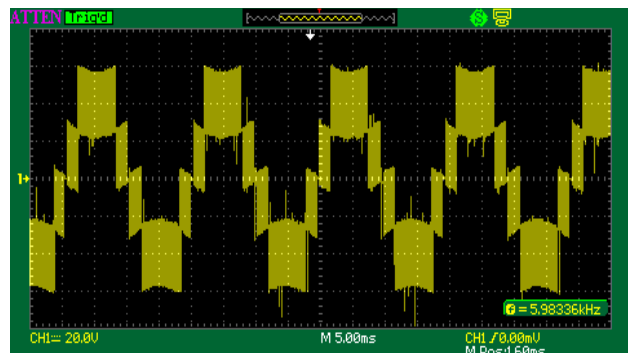


Gambar 11. Sinyal MPLDS pada S<sub>1</sub> dan S<sub>2</sub>

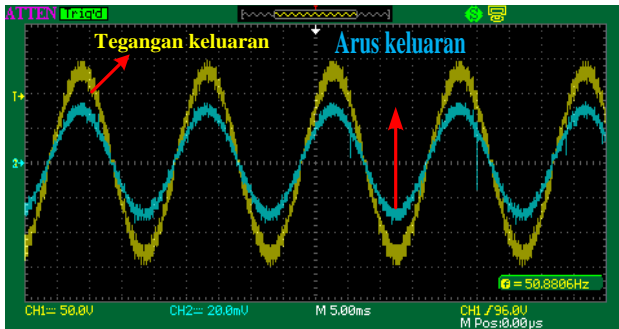


Gambar 12. Sinyal saklar daya pada S<sub>3</sub>-S<sub>6</sub> dan S<sub>4</sub>-S<sub>5</sub>

Gambar 13 merupakan bentuk tegangan keluaran dari *inverter* 5-tingkat: +60V, +30V, 0, -30V, dan -60V.



Gambar 13. Tegangan keluaran *inverter*



Gambar 14. Tegangan dan arus keluaran 220 Vrms

Gambar 14 menunjukkan tegangan dan arus keluaran sesuai dengan standar kelistrikan milik PT. PLN yaitu 220 Vrms 50 Hz dengan arus 2.3 A.

Dari hasil implementasi di laboratorium, algoritma MLPDS  $\frac{1}{2} \lambda$  yang diimplementasi menggunakan mikrokontroller ATmega 8535 dapat berjalan dengan baik. Pada sisi tegangan keluaran memiliki nilai THD tegangan sebesar 2%.

#### IV. KESIMPULAN

Dari hasil simulasi dan implementasi di laboratorium, *inverter* 5-tingkat dengan algoritma MLPDS  $\frac{1}{2} \lambda$  terbukti dapat bekerja dengan baik. Algoritma ini menggunakan memori  $\frac{1}{2}$  dari algoritma 1  $\lambda$ . Pada implementasi di laboratorium nilai THD tegangan keluaran *inverter* 5-tingkat sebesar 2% tanpa menambahkan tapis induktor di sisi keluaran .

#### UCAPAN TERIMAKASIH

Kami ucapkan terima kasih kepada Kementerian Riset, Teknologi dan Pendidikan Tinggi Republik Indonesia (RISTEKDIKTI) yang telah mendukung penelitian ini.

#### REFERENSI

- [1] Carlos Alberto Lozano Espinosa, "Minimization of THD and Angle calculation for Multilevel Inverters", International Journal of Engineering & Technology (IJET-IJENS), Vol.12 No. 05 ,October 2012.
- [2] Joshi, A. A., & Nagarale, R. M. "Resonant Controller to Minimize THD for PWM Inverter", IOSR Journal of Electrical and Electronics Engineering (IOSR-JEEE), Vol. 10, Issue 3, pp. 49~53, May- June 2015.
- [3] Kumar, V. V., & Dinakarraj, S. "Multilevel Inverter for Single Phase System with Reduced Number of Switches", IOSR Journal of Electrical and Electronics Engineering (IOSR-JEEE), Vol. 4, Issue 3, pp 49~57, Jan. - Feb 2013.
- [4] A.Nouaiti, A.Saad, M.Khafallah, A.Mesbahi, K.Chikh. "Simple Single Phase Five Level Inverter for PV Applications", International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering (IJAREEIE), Vol. 4, Issue 6, June 2015.
- [5] Sergio Daher, Jurgen Schmid, and Fernando I.M. Antunes, "Multilevel Inverter Topologies for Stand-Alone PV Systems", in IEEE Transactions on Industrial Electronics, Vol.55, NO.7, July 2008,pp.2703-2712.
- [6] Selvaraj,J and N. A. Rahim, "Multilevel inverter for grid-connected PV system employing digital PI controller," IEEE Trans. Ind. Electron., vol. 56, no. 1, pp. 149~158, Jan. 2009.
- [7] L. Heru Pratomo, F. Danang Wijaya, Eka Firmansyah. "A Simple Strategy of Controlling a Balanced Voltage Capacitor in Single Phase Five-Level Inverter", International Journal of Power Electronics and Drive System (IJPEDS), Vol. 6 No. 1, pp. 160~167, March 2015.
- [8] Pratomo.L.H. 2009. "Pemanfaatan Mikrokontroller Tipe 89S52 Sebagai pengendali Multilevel Inverter", CITEE,UGM.
- [9] Shantanu Chatterjee. "A Multilevel Inverter Based on SVPWM Technique for Photovoltaic Application", International Journal of Power Electronics and Drive System (IJPEDS). 2013; 3(1): 62-73.
- [10] Cecati,C, F. Ciancetta, and P. Siano, "A multilevel inverter for photovoltaic systems with fuzzy logic control," IEEE Trans. Ind. Electron., vol. 57, no. 12, pp. 4115~4125, Dec. 2010.